Output: Daten 8 Bit

2 Handshakeltg. (Signalpegel invertierbar)

1 Zusatzausgang

2 Zusatzeingänge

Input: Daten 8 Bit

2 Handshakeltg. (Signalpegel invertierbar)

1 Interruptltq.

Alle Eingänge haben Pullup-Widerstände. Alle Ausgänge können entweder als TTL- oder Open-Collektor-Ausgänge betrieben werden.

<u>Seriell-Port:</u> Hier wird der hochintegrierte Baustein (8251A) verwendet. Die Baudrate ist auf einem Header für beide Ports getrennt einstellbar. Von der Eingabe kann ein Interruptsignal erzeugt werden.

Die V 24 - Schnittstelle ist mit den 4 Steuersignalen RTS, CTS, DTR, DSR ausgerüstet. (Schnittstellentreiber 75188, 75189).

Die 20 mA Stromschnittstelle ist in Transistortechnik ausgeführt.

Baudrate: 19200, 9600, 4800, 2400, 1200, 600, 300, 150, 110 75 Baud.

Timer Flip-Flop / Interrupt:

Der Timer erzeugt für die beiden Flip-Flop Setzsignal im Zeitraster zwischen 1,664 msec und 13,632 sec. Die Flip-Flop können per Software zurückgesetzt werden.

Die Ausgänge der Flip-Flop sind über einen Header mit den Standard-Interruptsignalen des S 100 - Busses zu verbinden.

Mechanik der I/O - Karte:

Abmessungen: Standard S 100 - Karte Busstecker vergoldet

Seriell-Ports: Pfostenverbinder, 90 Grad abgewinkelt; mit Flach-

bandkabel auf 25 pol. D- Gerätebuchse (Normge-

rechte Pinbelegung)

Parallel-Port: Input und Output getrennt, Pfostenverbinder,

90 Grad abgewinkelt, m. Flachbandkabel auf

15 pol. D - Gerätebuchse.

Stromverbrauch:

+ 5V/ + 12V/ - 12V/

MFC 5000.32.00 - 12/79